

Logic Circuit Design

2 units (selection)

Yasutada Oohama · PROFESSOR / BASIC INFORMATION SCIENCE, DEPARTMENT OF INFORMATION SCIENCE AND INTELLIGENT SYSTEMS

Target) コンピュータの構成要素である論理演算回路の動作原理であるブール代数の基礎概念を理解し、与えられた論理式から論理回路を設計する手法を習得する。応用力が身につくように、各手法の背後にあるアイデアを理解することが目標である。

Outline) 数表現、論理式とその変換法などの基礎事項を教え、論理式が論理回路を経てデジタル回路として実現できることを理解させる。これらの基礎をもとに、コンパクトな回路を設計するために、組合せ論理関数の簡単化手法(カルノー図、2分岐決定グラフ、クワイン・マクラスキー法の原理、手順)を講義する。次に、順序回路の設計手法について学ぶ。まず、順序回路を構成する際によく用いられる各種フリップフロップ(SR-FF, D-FF, SR-FF, T-FF)の動作原理について述べる。自動販売機、カウンタ、系列検出器などを例にとり、これらFFの励起関数を利用し、順序回路を設計する方法を学ぶ。

Keyword) 論理式, 論理回路, 組合せ論理関数

Fundamental Lecture) “Integrated Circuits”(1.0), “Automata and Formal Languages”(1.0)

Relational Lecture) “Seminar to Information Science and Systems Engineering”(0.5)

Requirement) 集積回路工学, オートマトン・言語理論を履修していることが望ましい。

Goal) 論理回路をモデル化し、システムティックに設計する能力を育成する。また、単なるノウハウとしての技術ではなく、応用力が身につくように各手法の背後にあるアイデアを理解することが目標である。

Schedule)

1. デジタル回路と論理回路
2. 数表現代数, 論理式
3. 不完全定義論理関数
4. 論理関数(積和標準形と和積標準形)
5. 様々な論理関数とその性質
6. 論理関数の簡単化(カルノー図)
7. 論理関数の簡単化(クワイン・マクラスキー法)
8. 複数の論理関数の同時簡単化
9. 復習と小テスト
10. 組合せ論理回路の構成法

11. 基本的組合せ論理回路(加算器, 比較器, セレクタ)

12. 故障と検査, 遅延による影響

13. 順序機械と順序回路

14. 状態割り当て, 状態遷移図, 状態遷移表

15. 順序回路の設計

16. 定期試験

Evaluation Criteria) 小テスト 45 点, 期末試験 45 点残りの 10 点は, レポート, 講義への出席状況を考慮する。

Textbook) 高木直史 著「論理回路」昭晃堂

Reference) 並木秀明・前田智美・宮尾正大 著「実用入門 デジタル回路と Verilog-HDL」技術評論社

Contents) <http://cms.db.tokushima-u.ac.jp/cgi-bin/toURL?EID=216492>

Student) Able to be taken by only specified class(es)

Contact)

⇒ Oohama (C302, +81-88-656-9446, oohama@is.tokushima-u.ac.jp) MAIL

Note) 授業を受ける際には、2時間の授業時間毎に2時間の予習と2時間の復習をしたうえで授業を受けることが、授業の理解と単位取得のために必要である。授業計画1から9は、小テストとレポート、出席状況により達成評価を行う。また、授業計画10から15は、定期試験とレポート出席状況により評価を行う。